

# 基于 Compact RIO/FPGA 的超高速控制器 快速原型设计与试验验证

张天宏<sup>1</sup>, 殷彬彬<sup>1,2</sup>, 张鑫<sup>1</sup>

(1.南京航空航天大学 江苏省航空动力系统重点实验室,南京 210016;2.中航工业航空动力控制系统研究所,江苏无锡 214063)

**摘要:**针对航空发动机主动控制技术对高频响控制需求,提出了基于 Compact RIO/FPGA 的超高速控制器快速原型设计方法,构建了其硬件平台;基于 LabVIEW 软件平台,设计了控制算法程序和 I/O 接口驱动程序。针对基于模拟计算机搭建的带宽为 311 Hz 的快速响应 2 阶系统对象模型,开展了控制步长为 20  $\mu$ s 的实物在回路超高速闭环控制试验研究,验证了快速原型控制器的有效性。结果表明:基于 Compact RIO/FPGA 的超高速控制器快速原型可以较好地满足航空发动机主动控制的高频响控制需求。

**关键词:**主动控制;Compact RIO/FPGA;快速控制器原型;实物在回路;航空发动机

中图分类号:V233.7 文献标识码:A doi:10.13477/j.cnki.aeroengine.2015.03.015

## Design and Experimental Study on an Ultra-high Speed Rapid Control Prototype Based on Compact RIO/FPGA

ZHANG Tian-hong<sup>1</sup>, YIN Bin-bin<sup>1,2</sup>, ZHANG Xin<sup>1,2</sup>

(1. Jiangsu Province Key Laboratory of Aerospace Power Systems, Nanjing University of Aeronautics and Astronautics, Nanjing 210016, China; 2. AVIC Aviation Motor Control System Institution, Wuxi Jiangsu 214063, China)

**Abstract:** Aiming at the high frequency control requirements for the active control technology of aeroengines, the design method of an ultra-high speed rapid control prototype based on compact RIO/FPGA was proposed. The hardware platform of the rapid control prototype was built. The control algorithm and the I/O interface driver programs were designed by using LabVIEW. A second order system model with the bandwidth of 311 Hz which was developed by an analog circuit was taken as a quick response control object, and the ultra-high speed closed-loop control of 20 microseconds control step was carried out in the hardware in the loop(HIL) test, which can verify the rapid control prototype to be effective. The results show that the ultra-high speed rapid control prototype based on compact RIO/FPGA is a good way to meet the high-frequency control demand of aeroengine active control technology.

**Key words:** active control; compact RIO/FPGA; rapid control prototype; HIL; aeroengine

## 0 引言

随着航空发动机控制技术的发展,主动控制逐渐成为减小裕度、提高性能的重要控制技术之一<sup>[1]</sup>。实现主动控制的必要条件是采用高频响的电动执行机构。这些执行机构的频响(带宽约数十 Hz)比传统的燃油或进口导流叶片(IGV)执行机构的要高 1 个数量级(带宽约数百 Hz),比如 1 种用于主动稳定控制的执

行机构带宽高达 500 Hz<sup>[2-3]</sup>。基于高频响执行机构的主动控制要求控制器具有快速处理能力,迫切需要开发 1 种超高速控制器<sup>[4]</sup>。

基于处理器的传统控制系统在程序控制下依次进行信号采集、算法计算、逻辑处理和控制输出,该程序控制的串行操作过程必然会限制控制循环速率的提高。通常,基于处理器的控制系统循环速率抖动可

收稿日期:2014-06-05 基金项目:江苏高校优势学科建设工程资助项目、国家自然科学基金(51176075)资助  
作者简介:张天宏(1968),男,博士,教授,主要研究方向为航空发动机控制技术;E-mail:thz@nuaa.edu.cn。

引用格式:张天宏,殷彬彬,张鑫.基于 Compact RIO/FPGA 的超高速控制器快速原型设计及试验研究[J].航空发动机,2015,41(3):77-80. ZHANG Tianhong, YIN Binbin, ZHANG Xin. Design and experimental study on an ultra-high speed rapid control prototype based on compact RIO/FPGA[J]. Aeroengine, 2015, 41(3): 77-80.

达 100  $\mu\text{s}$ , 很难满足主动控制中对高频响执行机构的超高速控制需求。而 FPGA 是实现超高速控制的理想平台, 受益于 FPGA 的并行工作机制, 算法计算和逻辑处理可以直接由硬件并行实现, 避免了程序控制的顺序操作过程。FPGA 有着并行、高效、稳定可靠等优势, 擅长处理超高速逻辑运算和精确计时控制任务<sup>[5-6]</sup>。但是, 传统的 FPGA 开发需要采用专门的硬件编程语言(HDL), 开发周期长且难度较大。

快速控制原型 (Rapid Control Prototype, RCP) 是在 1 种先进的开发平台下, 快速构建控制器的硬件, 并开发控制代码, 实现对控制算法的测试。在设计初期发现潜在错误, 逐步完成原型到目标产品控制器的转换, 从而提高控制系统的开发效率、降低研究成本<sup>[7-8]</sup>。

本文基于 RCP 思想提出了 1 种基于 Compact RIO/FPGA 的超高速控制器快速原型设计方法, 并开展了针对高频响控制对象的硬件在环仿真试验, 验证了超高速控制器快速原型的有效性。

## 1 快速原型控制器硬件平台构建

利用 NI Compact RIO 9074 实时控制器机箱, 构建了超高速快速原型控制器硬件平台, 如图 1 所示。

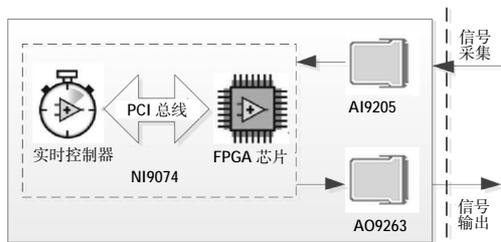


图 1 超高速快速原型控制器硬件平台

该平台主要由实时控制器、可重配置的 FPGA 以及工业级 I/O 模块组成。NI 9074 将实时处理器和 FPGA 集成于同一机箱, 即在同一底板上集成了 400 MHz 的 PowerPC 处理器 MPC5200B 和 200 万门电路的 XILINX Spartan-3 FPGA 芯片。PowerPC 处理器与 FPGA 之间通过 PCI 总线进行实时数据交换。实时控制器的软件基于 VxWorks 实时操作系统, 用于和上位机的实时通信、CompactRIO 的组件管理以及复杂逻辑和浮点算法处理。FPGA 则实现并行控制算法执行和 I/O 接口信号控制。

NI 9074 提供了丰富的 FPGA 硬件资源, 在 40 MHz 的时钟源下可以实现最快达到 25 ns 的控制循

环速率, 时钟抖动仅为 250 ps。FPGA 本质上是并行工作机制, 各功能模块以并行的方式执行, 即不同的功能模块不会竞争相同的资源。当增加额外的处理功能时, 不会影响原有功能的运行速度, 把影响并行执行和硬件可靠性的因素降到了最低, 带来高确定性和可靠性<sup>[9-10]</sup>。因此, 通过 Compact RIO/FPGA 可以实现高的速率、精度和可靠的控制任务。

在 I/O 模块配置方面, 采用 cRIO 9205 AI 和 cRIO 9263 AO 模块, 分别用于电压信号采集和输出。NI 9205 具有 32 路单端或 16 路差分模拟输入, 16 位分辨率和 250 kS/s 的最高采样率, 每条通道具有  $\pm 200 \text{ mV}$ 、 $\pm 1 \text{ V}$ 、 $\pm 5 \text{ V}$  和  $\pm 10 \text{ V}$  的可编程输入范围。NI 9263 具有 16 路 16 位分辨率的模拟输出, 电压量程为  $\pm 10 \text{ V}$ 。

## 2 快速原型控制器程序设计

基于 Compact RIO 的快速原型控制器软件开发需要借助于 LabVIEW 开发环境以及相应的 LabVIEW Real-Time(RT)和 FPGA 模块。LabVIEW 软件提供图形化编程环境, 实现快速原型控制器的程序设计、编写与部署。RT 和 FPGA 模块分别用于开发 VxWorks 实时操作系统下的实时程序和 FPGA 的硬件码流。

LabVIEW 一般用于开发运行于 Windows 等桌面操作系统上的应用程序, 而 LabVIEW RT 模块则提供了在特定嵌入式硬件设备(如 CompactRIO)上开发基于实时操作系统 VxWorks 的应用软件。LabVIEW FPGA 模块可实现在普通的 PC 机上对 FPGA 芯片的图形化开发。LabVIEW 的图形化编程方式可以大大减少在 VHDL 学习上所花费的精力, 从而可以专注于算法逻辑设计和测试验证; 同时 LabVIEW 是 1 种并行结构的编程语言, 非常适合于执行 FPGA 的并行结构设计同步或异步的并行任务<sup>[11]</sup>。

CompactRIO 的程序开发主要分为 RT 实时端程序和 FPGA 端控制程序 2 部分。快速原型控制器的 RT 端实时程序如图 2 所示。该程序主要负责参数初始化、PID 控制参数设置以及实时数据显示。RT 端的程序运行于 VxWorks 操作系统中, 用于执行对运行速度和实时性要求不高的任务。

快速原型控制器的 FPGA 端程序主要用于实现 PID 控制算法、设定控制步长以及管理 I/O 端口信号

输入输出, 以实现超高速的控制循环和 I/O 端口控制, 如图 3 所示。从图中可见, 在 40 MHz 的时钟源驱动下, 通过设置 PID Loop Rate(Ticks)参数可以更改控制步长。同时程序是并行运行的, 例如在计算比例项的同时也进行着微分项以及积分项的运算。程序的并行化运行特点给控制器带来了更快的运行效率。在 LabView 环境下将 FPGA 端程序编译为 FPGA 码流文件, 并下载到 CRIO 的 Flash 中, CRIO 上电时自动加载到 FPGA 芯片上。

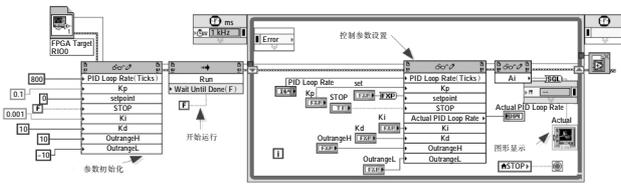


图 2 快速原型控制器的 RT 端实时程序

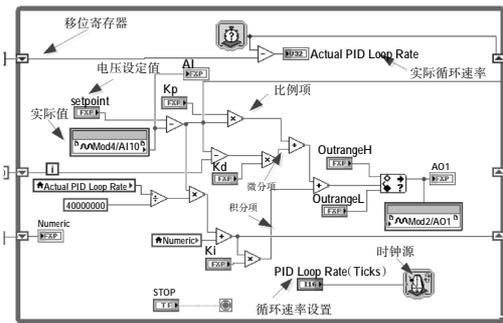


图 3 快速原型控制器的 FPGA 端程序

### 3 控制器实物在回路控制试验

#### 3.1 建立高频响被控对象模型

为了验证所设计快速原型控制器的有效性, 需要开展控制器实物在回路闭环控制试验。参考主动控制执行机构的高频响特性, 采用模拟计算机建立 1 个 2 阶系统模型作为控制对象。实际上, 很多高阶系统的特性在一定条件下都可以用 2 阶系统来表征, 例如航空发动机压气机主动稳定性控制用的高频响电动执行机构就可以看成是 2 阶系统<sup>[2]</sup>。

2 阶系统的通用数学模型为

$$G(s) = \frac{\omega_n^2}{s^2 + 2\zeta\omega_n s + \omega_n^2} \quad (1)$$

式中:  $\omega_n$  为无阻尼自然振荡频率;  $\zeta$  为相对阻尼系数<sup>[13]</sup>。

运用模拟计算机搭建的 2 阶系统参数为:  $\omega_n=1191\text{rad/s}$ ,  $\zeta=0.11$ , 折合频率带宽为  $f_0=311\text{Hz}$ , 其传递函数为

$$G(s) = \frac{1}{7.05 \times 10^{-7} s^2 + 1.9 \times 10^{-4} s + 1} \quad (2)$$

#### 3.2 控制试验

根据如图 1 所示的结构搭建快速原型控制器, 控制对象的输入 / 输出分别与快速原型控制器的信号输出和采集端口连接, 从而构成控制器实物在回路仿真试验系统。

首先测试控制对象的特性, 其开环阶跃响应测试曲线如图 4 所示, 该对象呈现 1 种典型的 2 阶欠阻尼快速响应特性。

设定控制步长为  $20 \mu\text{s}$ , 采用 PID 控制算法并设置适当的 PID 参数, 得到闭环阶跃响应曲线, 如图 5 所示。从图中可见, 快速原型控制器能够快速、稳定地将输出电压调节到期望值。

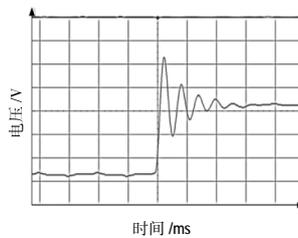


图 4 控制对象的开环响应测试曲线

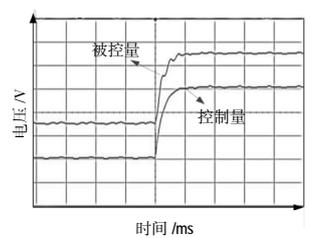


图 5  $20 \mu\text{s}$  步长的 PID 控制阶跃响应曲线

合理的控制步长是保证控制效果的关键。如果控制步长太小, 相邻 2 个采样点之间信号变化不大, 控制量差异也不大, 频繁的控制计算导致效率低下; 反之, 较大的控制步长则不能及时获取采样值并产生及时的控制作用, 导致调节速度变慢, 甚至失控。

考虑到系统动态特性一般采用带宽频率  $f_0$  表征<sup>[14]</sup>, 可以选择控制频率  $f_s=10f_0$ , 即

$$f_s = 311 \times 10 = 3110 \text{ Hz} \quad (3)$$

控制步长达到了  $1/3110 \text{ s}$ , 即  $321 \mu\text{s}$ 。但这仅仅考虑了对系统的动态性能要求。在实际选择中还需要根据系统的工作环境、各种可能干扰以及系统延时等因素对控制速率进行修正<sup>[15]</sup>。

本文分别选择控制步长  $100、200、500 \mu\text{s}$  进行实物在回路闭环控制试验, 得到的阶跃响应曲线如图 6 所示。从图中可见, 随着控制步长的增大, 系统的响应变慢, 控制量和被控制量的波动变大, 最终通过调节 PID 参数已经不能实现对被控制量的稳定控制。结果表明, 对于频响较高的被控对象, 需要更快的控制速率才能够实现对被控对象的稳定可靠控制。因此, 选择

合适的控制步长对于保证系统响应、提升系统性能是非常关键的。

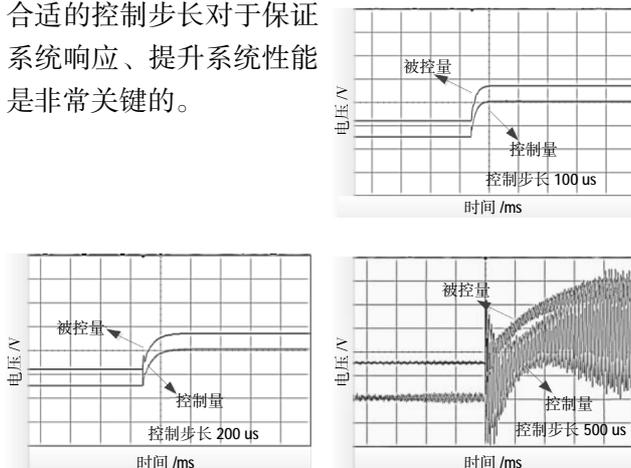


图 6 在不同控制步长下的阶跃响应

#### 4 结束语

本文基于 Compact RIO/ FPGA 设计了超高速控制器快速原型,用于航空发动机高频响执行机构的主动控制试验研究。以带宽达 311 Hz 的高频响 2 阶系统作为控制对象开展了实物在回路闭环控制试验,验证了所设计快速原型控制器的超高速控制能力。另外,分析了不同控制步长对控制效果的影响,得出采用超高速微小控制步长是非常必要的结论。

NI Compact RIO 为超高速控制器快速原型设计提供了 1 个高效、快捷的途径,可以满足航空发动机主动控制的高频响控制需求。

#### 参考文献:

- [1] 胡晓煜. 航空发动机的主动控制技术[J]. 国际航空, 2004(7):52-53. HU Xiaoyu. Active control technology of aero-engine [J]. International Aviation, 2004(7):52-53. (in Chinese)
- [2] Leinhos D C, Scheidler S G, Fottner L. Experiments in active stall control of a twin-spool turbofan engine [C]//Proceedings of ASME Turbo Expo, Amsterdam: International Gas Turbine Institute, 2002.
- [3] Link C J, Sanjay G. Propulsion control technology development in the united states: a historical perspective[R]. NASA/TM-2005-213978].
- [4] Jean J, Amit K. Electric actuation for flight & engine control system: evolution, current trends & future challenges [C]//45th AIAA Aerospace Sciences Meeting and Exhibit Reno, Nevada: American Institute of Aeronautics and Astronautics, 2007.
- [5] Alberto L, Luigi P. FPGA-based implementation of an active vibration controller [C]//Proceedings of the 17th World Congress, Korea: The International Federation of Automatic Control, 2008.
- [6] MacCleery Brian, Zaher M K. New mechatronics development techniques for FPGA-based control and simulation of electromechanical systems [C]// Proceedings 17th World Congress, Seoul: Federation Automatic Control, 2008.
- [7] 张天宏, 王继业. 微型涡轮发动机快速原型控制系统[J]. 航空动力学报, 2007, 22(2): 274-279. ZHANG Tianhong, WANG Jiye. A rapid prototype control system for micro turbine engine [J]. Journal of Aerospace Power, 2007, 22(2): 274-279. (in Chinese)
- [8] 丁荣军. 快速控制原型技术的发展现状[J]. 机车电传动, 2009(4):1-3. DING Rongjun. The development status of fast control prototype [J]. Electric Drive for Locomotives, 2009(4): 1-3. (in Chinese)
- [9] Dase C, Falcon J S, MacCleery B. Motorcycle control prototyping using an FPGA-based embedded control system [J]. IEEE Control System, 2006, 26(5): 17-21.
- [10] 黄晓东. 基于 FPGA 的永磁电机控制系统的研究[D]. 杭州: 浙江大学, 2010. HUANG Xiaodong. Research of permanent magnet motor control system based on FPGA [D]. Hangzhou: Zhejiang University, 2010. (in Chinese)
- [11] 倪瑞萍, 黄昶, 周晨辰. FPGA 技术在 CompactRIO 中的应用[J]. 微计算机信息, 2010, 17(6):127-129. NI Ruipin, HUANG Chang, ZHOU Chenchen. FPGA used in compact RIO [J]. Microcomputer Information, 2010, 17(6):127-129. (in Chinese)
- [12] 王建锋, 张天宏. 基于 Matlab/xPC 的直流电机参数辨识及双闭环控制研究[J]. 测控技术, 2011, 30(12):32-36. WANG Jianfeng, ZHANG Tianhong. Research on parameter identification and double closed-loop control of DC motor based on Matlab/xPC [J]. Measurement & Control Technology, 2011, 30(12):32-36. (in Chinese)
- [13] 胡寿松. 自动控制原理[M]. 北京: 科学教育出版社, 2007: 76-79. HU Shousong. Principle of automatic control [M]. Beijing: Education Science Press, 2007: 76-79. (in Chinese)
- [14] 阎胜利, 高慧斌, 贾宏光. 飞行器制导控制半实物系统采样步长的优化设计[J]. 光学精密工程, 2010, 18(5): 1144-1150. YIN Shengli, GAO Huibin, JIA Hongguang. Optimal design of sampling steps in hardware-in-loop simulation for aircraft guidance and control [J]. Optics and Precision Engineering, 2010, 18(5): 1144-1150. (in Chinese)
- [15] 吕小云, 崔作龙, 王军, 等. 论数字控制系统中采样频率的选定[J]. 甘肃科学学报, 2001, 13(3):83-87. LYU Xiaoyun, CUI Zuolong, WANG Jun, et al. The choice of sampling frequency in digital control system [J]. Journal of Gansu Sciences, 2001, 13(3):83-87. (in Chinese) (编辑: 肖磊)